

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 61-048972

(43)Date of publication of application : 10.03.1986

(51)Int.Cl.

H01L 27/14  
G11C 27/00  
H04N 5/335

(21)Application number : 59-170919

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 16.08.1984

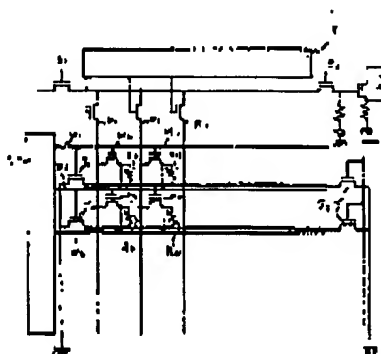
(72)Inventor : MATSUO SHUICHI

## (54) SEMICONDUCTOR IMAGE MEMORY DEVICE

## (57)Abstract:

PURPOSE: To realize a semiconductor image memory device capable of retaining memory for a prolonged period of time by a method wherein every one of the picture element section of a solid-state image pickup element is provided with an NMOS-type involatile analog memory and the source is grounded with the intermediary a photoconductive element.

CONSTITUTION: The picture element sections M11, M12 of an X-Y matrix-type image pickup element are provided with NMOS-type analog memories and the sources of the memories are grounded through photoconductive elements R11, R12, respectively. Amorphous silicon, with its conductivity factor variable across 3~4 digits in magnitude under different levels of optical energy, is used for the constitution of the photoconductive elements. With the memory device mechanism designed as such, when WRITE voltages, dependent upon the size of optical energy the photoconductive elements R11, R12 are exposed to, are applied across gates and sources, the information is kept for a prolonged period of time in the NMOS-type analog memories M11, M12.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

⑨ 日本国特許庁(JP) ⑩ 特許出願公開  
 ⑪ 公開特許公報(A) 昭61-48972

⑫ Int. Cl.<sup>4</sup> ⑬ 識別記号 ⑭ 庁内整理番号 ⑮ 公開 昭和61年(1986)3月10日  
 H 01 L 27/14 7525-5F  
 G 11 C 27/00 6549-5B  
 H 04 N 5/335 6940-5C 審査請求 未請求 発明の数 1 (全4頁)

⑯ 発明の名称 半導体画像記憶装置

⑰ 特 願 昭59-170919

⑱ 出 願 昭59(1984)8月16日

⑲ 発 明 者 松 尾 修 一 諏訪市大和3丁目3番5号 株式会社諏訪精工舎内  
 ⑳ 出 願 人 株式会社諏訪精工舎 東京都新宿区西新宿2丁目4番1号  
 ㉑ 代 理 人 弁理士 最 上 務

明 細 書

発明の名称

半導体画像記憶装置

特許請求の範囲

(1) 固体撮像素子の各画素に不揮発性アナログメモリを有する半導体画像記憶装置に於いて、該不揮発性アナログメモリは酸化膜と電荷捕獲単位を有する酸化膜から成るゲート絶縁膜を用いたメモリ構造で、該不揮発性アナログメモリのソースを光導電素子を介して接地することを特徴とする半導体画像記憶装置。

(2) 前記光導電素子が非晶質シリコンであることを特徴とする特許請求の範囲第1項記載の半導体画像記憶装置。

(3) 前記酸化膜の膜厚が10-60 Åである非晶質酸化シリコンであることを特徴とする特許請求の範囲第1項記載の半導体画像記憶装置。

(4) 前記酸化膜の膜厚が100-800 Åである非晶質酸化シリコンであることを特徴とする特許請求

の範囲第1項記載の半導体画像記憶装置。

(5) 前記非晶質酸化シリコン中に水素原子を0.1 at%以上含まないことを特徴とする特許請求の範囲第1項記載の半導体画像記憶装置。

発明の詳細な説明

(技術分野)

本発明は、半導体画像記憶装置に関する。

(従来技術)

従来の半導体画像記憶装置のうち、メモリを内蔵する固体撮像素子の代表的なものとして、電荷結合素子(CCD)がある。一般に、撮像素子では高い感度を得るために、入射する光信号を素子内で一定期間蓄える積分動作を行ない、広範囲の画像メモリを内蔵している。しかし、このような画像メモリは揮発性で、一時的な記憶しかできない。そこで、CCD型撮像素子の出力信号を入力ソフトレシスヌを介してもとの画素位置に戻し、内蔵するメモリをより積極的に画像メモリとして使用する試みがあるが、リサイクル回数がまずと、貯

電流成分が加算されて、記憶情報は劣化するという問題点がある。

(目的)

本発明は、この様な問題点を解決するもので、その目的とするところは、撮像素子の各画素部にMOS型アナログメモリを設けて、該MOS型アナログメモリのソースを光導電素子を介して接地することにより、光導電素子で感受した光情報を不揮発性MOS型アナログメモリに長期間にわたり記憶して撮像面上で画像処理を行なえる半導体画像記憶装置を提供することにある。

(概要)

本発明の半導体画像記憶装置は、 $\pi$ - $\pi$ マトリクス型撮像素子の各画素部にMOS型アナログメモリを設けて、該MOS型アナログメモリのソースを光導電素子を介して接地することにより、該光導電素子に照射される光強度に応じた電圧を、ゲート、ソース間に供給され、光情報を該MOS型アナログメモリに長期間にわたり記憶することを特徴とする。

て、ゲート線に例えば15Vが印加される。従って、光導電素子 $M_{11}$ の一端子は、MOS型アナログメモリ $M_{11}$ のソースにつながり、他の一端子は、スイッチ $S_{11}$ がオンして、接地されているため、光導電素子に入射する光の強度によって、MOS型アナログメモリ $M_{11}$ のソースの電位が15V $\sim$ 0Vに変化し、ゲート、ソース間電位が15V $\sim$ 30Vに変化する。光強度に応じたMOS型アナログスイッチのしきい値の変化を図2に示す。これにより、光強度に応じた電子が、薄い酸化膜をトンネルしてMOS型アナログメモリ $M_{11}$ の酸化膜中に捕獲され、光情報を長期間記憶保持する。

図2に、読み出し状態を示す。例えば、MOS型アナログメモリ $M_{11}$ が選択されたとする。読み出しスイッチ $S_{11}$ 、 $S_{12}$ がオンし、MOS型メモリのソースが、光導電素子 $M_{11}$ を介せずに、直接接地される。MOS型アナログスイッチ $M_{11}$ のゲート電極には、5Vが印加され、ゲート線 $D_1$ に記憶情報が読み出される。

図3に、消去状態を示す。例えば、すべてのゲ

特開61-48972(2)

【実施例】

以下、本発明について実施例に基づき詳細に説明する。

第1図は、半導体画像記憶装置の構成の一実施例を示す。1は、 $\pi$ デコーダ回路、2は $\pi$ デコーダ回路であり、 $D_1$ 、 $D_2$ はゲート線、 $W_1$ 、 $W_2$ はワード線を介して、マトリクス状に配置された任意の画素を選択する。画素部の $M_{11}$ 、 $M_{12}$ はMOS型アナログメモリであり、それぞれのソースに $M_{11}$ 、 $M_{12}$ の光導電素子が接続されている。ここで、光導電素子として、非晶質シリコンを用いている。この非晶質シリコンは、光強度に応じて一般に導電率が $8\sim4$ 桁変化するもので、光強度により変化する可変抵抗素子として用いている。

まず第1に、上記実施例の光情報書き込みの場合について説明する。ここで、例えばMOS型アナログメモリ $M_{11}$ が選択されたとする。この時、ワード線に30Vが印加され、MOS型アナログメモリ $M_{11}$ のゲート電極に30Vがかかる。また、ゲート線 $D_1$ が選択され、スイッチ $S_{11}$ がオンし

てゲート線に30V印加し、すべてのワード線に0V印加することにより、ソース、ゲート間に30Vがかかり、MOS型アナログメモリ $M_{11}$ 、 $M_{12}$ の酸化膜中に捕獲されている電子がソース側へトンネルして、記憶されている情報を消去する。

次に、本発明の製造工程を図3図に示す。まず基板として、 $\pi$ 型シリコン基板8を用い、その基板8の上に、非晶質酸化硅素膜4を10 $\sim$ 60Å、水素原子を0.1at%以上含まない非晶質酸化硅素膜5を100 $\sim$ 800Åを化学気相成長法(CVD)により成膜する。これは、MOS型アナログメモリの電荷捕獲単位を有するゲート絶縁膜になる。それから、MOS型スイッチングトランジスタを形成するために、その部分の上記非晶質酸化硅素膜4と非晶質酸化硅素膜5をエッチングした上に、熱酸化膜を形成する。そして、ポリシリコンを成膜し、エッチングを行ないゲート電極7を形成する。この上からレジストマスクを行なって、ソース、ドレイン部にリンのイオン打ち込みを行ない、 $n^+$ のソース、ドレイン10を形成する。次に、層間

## 特開61-48972(3)

絶縁膜8を成膜してから、光導電素子である非晶質シリコン9をプラズマCVD法により成膜、エッチングする。最後に、コンタクトホールをあけて、 $M \times R$ 型アナログメモリのソース7と光導電素子9とをアルミを用いて配線する。上記は $n$ チャネルトランジスタを形成したものであるが、基板に $p$ 型シリコン基板を用いて $p$ チャネルトランジスタも同様に形成できる。

(効果)

以上、述べた様に本発明によれば、固体撮像素子の各画素部に $M \times R$ 型の不揮発性アナログメモリを設けて、そのソースを光導電素子を介して接地したから、光強度に応じたソース電位が決定され、光情報が長期間記憶保持できる。特に、光導電素子として非晶質シリコンを用いたから、光感度が非常に高く、均一な膜を広い面積にわたって成膜できるという特徴を有する。また、 $M \times R$ 型の不揮発性アナログメモリは電気的消去もできるので、磁気ディスク等と比べ、高速アクセスができる。このように、本発明の半導体画像記憶

装置は、撮像面上で画像処理が行なうことができるという効果を有する。

一方、CCD型撮像素子は、信号がメモリ内を順次移動しながら取り出されるため、任意の画素情報の読み出しができないが、本発明の半導体画像記憶装置は、 $x-y$ レコードによりマトリクス状に配置された任意の画素情報の読み出しが可能であるので、画像処理を容易に行なうことができるという効果も有する。

図面の簡単な説明

第1図は、本発明の半導体画像記憶装置の構成を示す図。第2図は、光導電素子に入射する光量時間特性に対する $M \times R$ 型アナログメモリのしきい値の変化 $\Delta V_{th}$ を示す図。第3図は、本発明の半導体画像記憶装置の製造工程を示す図。

- 1… $x-y$ レコード回路
- 2… $x-y$ レコード回路
- 3… $p$ 型シリコン基板
- 4…非晶質酸化硅素膜

5…非晶質酸化硅素膜

6…熱酸化膜

7…ゲート電極

8…層間絶縁膜

9…非晶質シリコン

10…ソース、ドレイン

11…アルミ配線

$D_1, D_2$ …データ線

$W_1, W_2$ …ワード線

$S_1 \sim S_3, T_1, T_2$ …スイッチングトランジスタ

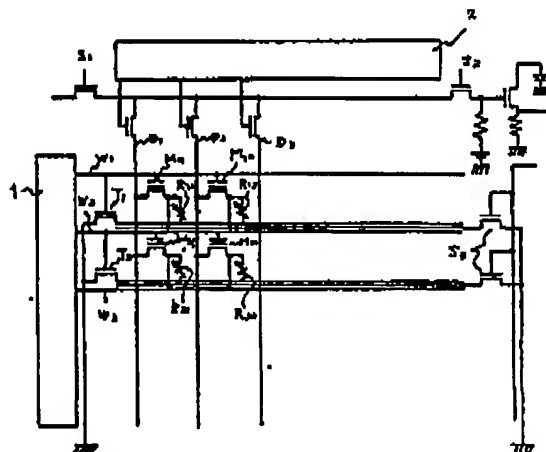
$M_{11}, M_{12}$ … $M \times R$ 型アナログメモリ

$R_{11}, R_{12}$ …光導電素子

以 上

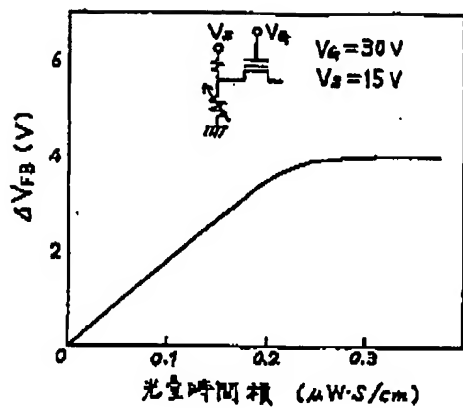
出 願 人 株式会社興防務工舎

代 理 人 弁 理 士 最 上 浩

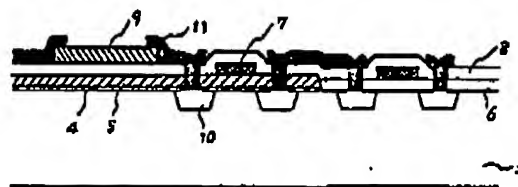


第 1 図

特開昭61- 48972(4)



第 2 図



第 3 図

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**